

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-151699

(P2002-151699A)

(43) 公開日 平成14年5月24日 (2002.5.24)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 L 29/786

G 0 2 F 1/1343

2 H 0 9 2

G 0 2 F 1/1343

G 0 9 F 9/30

3 3 8

5 C 0 9 4

1/1368

H 0 1 L 29/78

6 1 2 C

5 F 1 1 0

G 0 9 F 9/30

3 3 8

G 0 2 F 1/136

5 0 0

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号

特願2000-347711(P2000-347711)

(22) 出願日

平成12年11月15日 (2000.11.15)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 中村 やよい

東京都八王子市石川町2951番地の5 カシ

オ計算機株式会社八王子研究所内

(74) 代理人 100073221

弁理士 花輪 義男

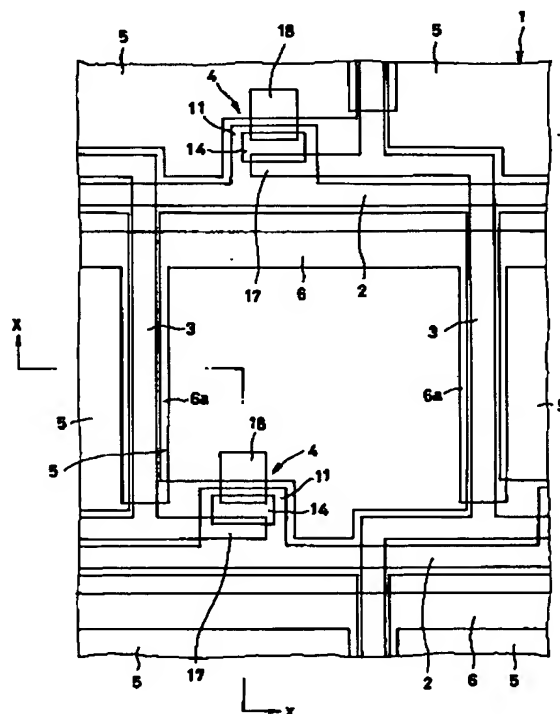
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 樹脂からなる平坦化膜上に画素電極を設けた構造のアクティブマトリクス型液晶表示装置において、高開口率を維持して、画素電極とデータ信号ラインとの間の寄生容量 C_{ds} を小さくする。

【解決手段】 補助容量ライン6のデータ信号ライン3と交差する部分からは延出部6aが列方向に延びるデータ信号ライン3の配列方向に延出されている。延出部6aの幅はデータ信号ライン3の幅よりも大きくなっている。そして、画素電極5の左右辺部は延出部6aと重ね合わされているが、データ信号ライン3とは重ね合わされていない。したがって、画素電極5とデータ信号ライン3との間の寄生容量 C_{ds} を小さくすることができる。また、補助容量ライン6からの延出部6aに遮光膜としての機能を持たせると、開口率を高くすることができる。



【特許請求の範囲】

【請求項1】 一対の走査信号ラインと一対のデータ信号ライン間に画素電極および該画素電極に接続されたスイッチング素子がマトリクス状に配列され、前記走査信号ラインと平行に形成され且つ前記データ信号ラインと平行な延出部を有する補助容量ラインが隣接する画素電極間に形成されたアクティブマトリクス型液晶表示装置において、前記データ信号ラインの幅を前記隣接する画素電極間の間隔と等しいかそれよりも小さくし、前記データ信号ライン上に前記スイッチング素子を覆う層間絶縁膜を形成すると共に、前記補助容量ラインを前記データ信号ライン下に絶縁膜を介して形成し、且つ、前記補助容量ラインの延出部の幅を前記データ信号ラインよりも幅広く形成したことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 請求項1に記載の発明において、前記補助容量ラインの延出部は両側部において前記隣接する画素電極の側辺部に重合していることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】 請求項1または2に記載の発明において、前記各画素電極は、寄生容量 C_{ds} と1個の画素電極の全蓄積容量との比 β { $\beta = C_{ds} / (C_{ds} + C_{lc} + C_s + C_{gs})$ } (ここで、 C_{ds} は画素電極とデータ信号ラインとの間の寄生容量、 C_{lc} は画素電極と対向電極間の液晶の容量、 C_s は画素電極と補助容量ライン間の蓄積容量、 C_{gs} は画素電極と走査信号ラインとの間の寄生容量)が0.045以下であることを特徴とするアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明はアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】図3は従来のアクティブマトリクス型液晶表示装置の一例の一部の透過平面図を示したものである。この液晶表示装置はガラス基板1を備えている。ガラス基板1の上面側には走査信号ライン2とデータ信号ライン3がマトリクス状に設けられ、その各交点近傍には薄膜トランジスタ4および画素電極5が設けられ、画素電極5の上辺部下には補助容量ライン6が走査信号ライン2と平行に設けられている。

【0003】画素電極5はデルタ配列されている。すなわち、1つの画素を構成するR(赤)、G(緑)、B(青)の3つの画素電極5は二等辺三角形(ギリシャ文字 Δ)の各頂点に対応する位置に配置されている。このため、走査信号ライン2は上下の画素電極5間において行方向に直線状に延びて設けられ、データ信号ライン3は左右の画素電極5間および上下の画素電極5間において列方向に蛇行して設けられている。

【0004】次に、この液晶表示装置の具体的な構造に

ついて、図3のY-Y線に沿う断面図である図4を参照して説明する。ガラス基板1の上面の所定の箇所にはゲート電極11を含む走査信号ライン2が設けられ、他の所定の箇所には補助容量ライン6が設けられ、その上面全体には窒化シリコンからなるゲート絶縁膜12が設けられている。ゲート電極11上におけるゲート絶縁膜12の上面の所定の箇所には真性アモルファスシリコンからなる半導体薄膜13が設けられている。半導体薄膜13の上面の所定の箇所には窒化シリコンからなるチャネル保護膜14が設けられている。チャネル保護膜14の上面両側およびその両側における半導体薄膜13の上面にはn型アモルファスシリコンからなるオーミックコンタクト層15、16が設けられている。

【0005】一方のオーミックコンタクト層15の上面およびゲート絶縁膜12の上面の所定の箇所にはドレイン電極17を含むデータ信号ライン3が設けられている。この場合、データ信号ライン3は、真性アモルファスシリコン膜3a、n型アモルファスシリコン膜3b、金属膜3cの3層構造となっている。真性アモルファスシリコン膜3aは、半導体薄膜13を形成する際、半導体薄膜13と同一の膜によって同時に形成されている。n型アモルファスシリコン膜3bは、オーミックコンタクト層15、16を形成する際、オーミックコンタクト層15、16と同一の膜によって同時に形成されている。金属膜3cは、ドレイン電極17をクロムなどの金属によって形成する際、ドレイン電極17と同一の膜によって同時に形成されている。

【0006】他方のオーミックコンタクト層16の上面にはクロムなどからなるソース電極18が設けられている。ここで、ゲート電極11、ゲート絶縁膜12、半導体薄膜13、チャネル保護膜14、オーミックコンタクト層15、16、ドレイン電極17およびソース電極18により、薄膜トランジスタ3が構成されている。薄膜トランジスタ3などを含むゲート絶縁膜12の上面全体には樹脂からなる平坦化膜(層間絶縁膜)19が設けられている。平坦化膜19の上面の所定の箇所にはITOからなる画素電極5が設けられている。画素電極5は、平坦化膜19に設けられたコンタクトホール20を介してソース電極18に接続されている。

【0007】ところで、上記従来の液晶表示装置では、樹脂からなる平坦化膜19をスピンコート法などにより形成し、その膜厚を数 μm 程度と比較的厚くしているため、画素電極5とデータ信号ライン3とを重ね合わせても、画素電極5とデータ信号ライン3との間でショートが発生することはない。そこで、データ信号ライン3のうち列方向に延びる部分の幅を行方向に延びる部分の幅よりもやや広くし、この幅広の列方向に延びるデータ信号ライン3の幅方向両端部を左右方向に隣接する画素電極5の相隣接する辺部と重ね合わせている。そして、列方向に延びるデータ信号ライン3に遮光膜としての機能

を持たせ、これにより開口率を高くしている。一例として、左右方向に隣接する画素電極 5 の間隔をその間でショートが発生しない程度の最小間隔 $4\mu\text{m}$ とし、画素電極 5 とデータ信号ライン 3 との重合幅をアライメント精度などを考慮していかなる場合でも重合するように設計上 $2\mu\text{m}$ とすると、データ信号ライン 3 の最小幅は $8\mu\text{m}$ となる。

【0008】

【発明が解決しようとする課題】このように、上記従来の液晶表示装置では、列方向に延びるデータ信号ライン 3 の幅方向両端部を左右方向に隣接する画素電極 5 の相隣接する辺部と重ね合わせ、列方向に延びるデータ信号ライン 3 に遮光膜としての機能を持たせている。しかしながら、高精細画素などのために 1 個の画素電極 5 の面積を小さくしたところ、垂直クロストークが視認された。すなわち、画素電極 5 とデータ信号ライン 3 とを重ね合わせると、その間の寄生容量 C_{ds} が増加し、この寄生容量 C_{ds} の増加が垂直クロストークを発生させる要因となる。一方、この寄生容量 C_{ds} と 1 個の画素電極 5 の全蓄積容量との比 β $\{\beta = C_{ds} / (C_{ds} + C_{lc} + C_s + C_{gs})\}$ がある値（例えば 0.045）以下であれば、垂直クロストークは視認されない。ただし、 C_{lc} は 1 個の画素電極 5 と対向電極（図示せず）間の液晶の容量、 C_s は画素電極 5 と補助容量ライン 6 間の蓄積容量（以下、補助容量）、 C_{gs} は画素電極 5 と走査信号ライン 2 との間の寄生容量である。しかしながら、1 個の画素電極 5 の面積を小さくすると、それに対応する液晶容量 C_{lc} も小さくなるので、上記比 β が上記ある値よりも大きくなり、垂直クロストークが視認されることになる。この発明の課題は、画素電極とデータ信号ラインとの間の結合容量 C_{ds} を小さくすることである。

【0009】

【課題を解決するための手段】請求項 1 に記載の発明は、一対の走査信号ラインと一対のデータ信号ライン間に画素電極および該画素電極に接続されたスイッチング素子がマトリクス状に配列され、前記走査信号ラインと平行に形成され且つ前記データ信号ラインと平行な延出部を有する補助容量ラインが隣接する画素電極間に形成されたアクティブマトリクス型液晶表示装置において、前記データ信号ラインの幅を前記隣接する画素電極間の間隔と等しいかそれよりも小さくし、前記データ信号ライン上に前記スイッチング素子を覆う層間絶縁膜を形成すると共に、前記補助容量ラインを前記データ信号ライン下に絶縁膜を介して形成し、且つ、前記補助容量ラインの延出部の幅を前記データ信号ラインよりも幅広く形成したことを特徴とするものである。請求項 2 に記載の発明は、請求項 1 に記載の発明において、前記補助容量ラインの延出部は両側部において前記隣接する画素電極の側辺部に重合していることを特徴とするものである。

請求項 3 に記載の発明は、請求項 1 または 2 に記載の発明において、前記各画素電極は、寄生容量 C_{ds} と 1 個の画素電極の全蓄積容量との比 β $\{\beta = C_{ds} / (C_{ds} + C_{lc} + C_s + C_{gs})\}$ （ここで、 C_{ds} は画素電極とデータ信号ラインとの間の寄生容量、 C_{lc} は画素電極と対向電極間の液晶の容量、 C_s は画素電極と補助容量ライン間の蓄積容量、 C_{gs} は画素電極と走査信号ラインとの間の寄生容量）が 0.045 以下であることを特徴とするものである。そして、請求項 1 に記載の発明によれば、データ信号ラインの幅を隣接する画素電極間の間隔と等しいかそれよりも小さくしているため、画素電極とデータ信号ラインとの間の寄生容量 C_{ds} を小さくすることができる。この場合、補助容量ラインの延出部の幅をデータ信号ラインよりも幅広く形成しているのは、当該延出部に遮光膜としての機能を持たせ、これにより開口率を高くするためである。

【0010】

【発明の実施の形態】図 1 はこの発明の一実施形態におけるアクティブマトリクス型液晶表示装置の要部の透過平面図を示し、図 2 はその X-X 線に沿う断面図を示したものである。なお、これらの図において、説明の都合上、図 3 および図 4 に示す従来のものと同一名称部分には同一の符号を付して説明することとする。

【0011】図 1 に示すように、この液晶表示装置はガラス基板 1 を備えている。ガラス基板 1 の上面側には走査信号ライン 2 とデータ信号ライン 3 がマトリクス状に設けられ、その各交点近傍には薄膜トランジスタ 4 および画素電極 5 が設けられ、画素電極 5 の上辺部には補助容量ライン 6 が走査信号ライン 2 と平行に設けられている。

【0012】画素電極 5 はデルタ配列されている。すなわち、1 つの画素を構成する R（赤）、G（緑）、B（青）の 3 つの画素電極 5 は二等辺三角形の各頂点に対応する位置に配置されている。このため、走査信号ライン 2 は上下の画素電極 5 間において行方向に直線状に延びて設けられ、データ信号ライン 3 は左右の画素電極 5 間および上下の画素電極 5 間において列方向に蛇行して設けられている。

【0013】補助容量ライン 6 のデータ信号ライン 3 と交差する部分からは延出部 6a が列方向に延びるデータ信号ライン 3 の配列方向に延出されている。延出部 6a の幅はデータ信号ライン 3 の幅よりも大きくなっている。そして、画素電極 5 の左右辺部は延出部 6a と重ね合わされているが、データ信号ライン 3 とは重ね合わされていない。

【0014】次に、この液晶表示装置の具体的な構造について、図 1 の X-X 線に沿う断面図である図 2 を参照して説明する。ガラス基板 1 の上面の所定の箇所にはゲート電極 11 を含む走査信号ライン 2 が設けられ、他の所定の箇所には延出部 6a を含む補助容量ライン 6 が設

けられ、その上面全体には窒化シリコンからなるゲート絶縁膜 12 が設けられている。ゲート電極 11 上におけるゲート絶縁膜 12 の上面の所定の箇所には真性アモルファスシリコンからなる半導体薄膜 13 が設けられている。半導体薄膜 13 の上面の所定の箇所には窒化シリコンからなるチャネル保護膜 14 が設けられている。チャネル保護膜 14 の上面両側およびその両側における半導体薄膜 13 の上面には n 型アモルファスシリコンからなるオーミックコンタクト層 15、16 が設けられている。

【0015】一方のオーミックコンタクト層 15 の上面およびゲート絶縁膜 12 の上面の所定の箇所にはドレイン電極 17 を含むデータ信号ライン 3 が設けられている。この場合、データ信号ライン 3 は、真性アモルファスシリコン膜 3a、n 型アモルファスシリコン膜 3b、金属膜 3c の 3 層構造となっている。真性アモルファスシリコン膜 3a は、半導体薄膜 13 を形成する際、半導体薄膜 13 と同一の膜によって同時に形成されている。n 型アモルファスシリコン膜 3b は、オーミックコンタクト層 15、16 を形成する際、オーミックコンタクト層 15、16 と同一の膜によって同時に形成されている。金属膜 3c は、ドレイン電極 17 をクロムなどの金属によって形成する際、ドレイン電極 17 と同一の膜によって同時に形成されている。

【0016】他方のオーミックコンタクト層 16 の上面にはクロムなどからなるソース電極 18 が設けられている。ここで、ゲート電極 11、ゲート絶縁膜 12、半導体薄膜 13、チャネル保護膜 14、オーミックコンタクト層 15、16、ドレイン電極 17 およびソース電極 18 により、薄膜トランジスタ 3 が構成されている。薄膜トランジスタ 3 などを含むゲート絶縁膜 12 の上面全体には樹脂からなる平坦化膜（層間絶縁膜）19 が設けられている。平坦化膜 19 の上面の所定の箇所には ITO からなる画素電極 5 が設けられている。画素電極 5 は、平坦化膜 19 に設けられたコンタクトホール 20 を介してソース電極 18 に接続されている。

【0017】以上のように、この液晶表示装置では、補助容量ライン 6 のデータ信号ライン 3 と交差する部分からデータ信号ライン 3 よりも幅広の延出部 6a をデータ信号ライン 3 の配列方向に延出させ、画素電極 5 の左右辺部をデータ信号ライン 3 と重畳させず延出部 6a と重畳させているので、画素電極 5 とデータ信号ライン 3 との間の寄生容量 C_{ds} を小さくすることができる。したがって、高精細画素などのために 1 個の画素電極 5 の面積を小さくし、それに対応する液晶容量 C_{lc} が小さくなくても、寄生容量 C_{ds} と 1 個の画素電極 5 の全容量との比 β $\{\beta = C_{ds} / (C_{ds} + C_{lc} + C_s + C_{gs})\}$ をある値（例えば 0.045）以下とすることができ、垂直クロストークが視認されないようにすることができる。

【0018】ここで、実験結果について説明する。まず、スピンコート法などにより形成する樹脂からなる平坦化膜 19 の膜厚を $3\mu\text{m}$ とし、平坦化膜 19 の誘電率を 3.0 とし、図 1 に示す実施形態において、画素電極 5 の左右辺部とデータ信号ライン 3 との間隔を $0 \sim 1\mu\text{m}$ 程度としたところ、寄生容量 C_{ds} は $0.02 \sim 0.03\text{fF}/\mu\text{m}$ 程度であり、これに対し、図 3 に示す従来例において、画素電極 5 の左右辺部とデータ信号ライン 3 との重合部の幅を $1 \sim 2\mu\text{m}$ 程度としたところ、寄生容量 C_{ds} は $0.1\text{fF}/\mu\text{m}$ 程度であった。したがって、本実施形態の場合の寄生容量 C_{ds} は従来例の場合の寄生容量 C_{ds} の $1/4 \sim 1/5$ 程度に低減することができる。また、1.8 型（インチ）12 万画素の液晶表示装置において、上記比 β は、従来例の場合 0.070 とある値（0.045）よりも大きくなったが、本実施形態の場合 0.020 とある値（0.045）よりも小さくすることができた。

【0019】また、この液晶表示装置では、画素電極 5 の左右辺部を補助容量ライン 6 からの延出部 6a と重畳させているので、当該延出部 6a に遮光膜としての機能を持たせることにより、開口率を高くすることができる。ちなみに、画素電極 5 の左右辺部と延出部 6a との重合部の幅、画素電極 5 とデータ信号ライン 3 との間隔およびデータ信号ライン 3 の最小幅を考慮しても、延出部 6a の最小幅を $8 \sim 9\mu\text{m}$ 程度とすることができ、図 3 に示す従来例の場合（データ信号ライン 3 の最小幅は $8\mu\text{m}$ ）とほぼ同等の開口率を得ることができる。

【0020】ところで、樹脂からなる平坦化膜 19 の膜厚が数 μm 程度と比較的厚いと、画素電極 5 と延出部 6a との間に平坦化膜 19 のほかにゲート絶縁膜 12 も設けているので、画素電極 5 と延出部 6a とを重ね合わせても、補助容量 C_s の増加は殆ど望めない。このようなことから、従来の平坦化膜 19 を備えた液晶表示装置では、上述したように、延出部 6a を設けず、データ信号ライン 3 に遮光膜としての機能を持たせていた。しかし、補助容量 C_s の増加が殆ど望めないとはいっても、0 ではないので、本実施形態のようにすると、補助容量 C_s をやや増加することができる。

【0021】

【発明の効果】以上説明したように、この発明によれば、データ信号ラインの幅を隣接する画素電極間の間隔と等しいかそれよりも小さくしているため、画素電極とデータ信号ラインとの間の寄生容量 C_{ds} を小さくすることができ、また補助容量ラインの延出部の幅をデータ信号ラインよりも幅広く形成しているため、当該延出部に遮光膜としての機能を持たせることにより、開口率を高くすることができる。

【図面の簡単な説明】

【図 1】この発明の一実施形態におけるアクティブマトリクス型液晶表示装置の要部の透過平面図。

【図2】図1のX-X線に沿う断面図。

【図3】従来のアクティブマトリクス型液晶表示装置の一例の一部の透過平面図。

【図4】図3のY-Y線に沿う断面図。

【符号の説明】

1 ガラス基板

2 走査信号ライン

3 データ信号ライン

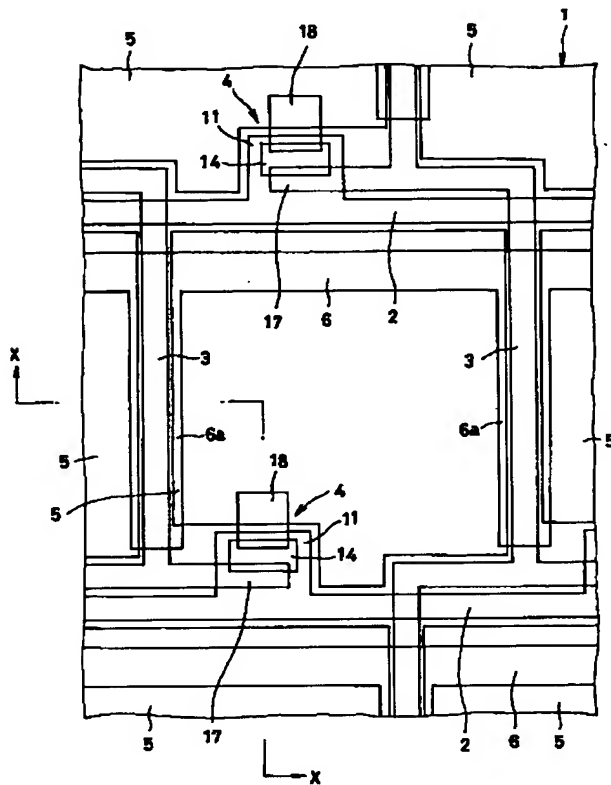
4 薄膜トランジスタ

5 画素電極

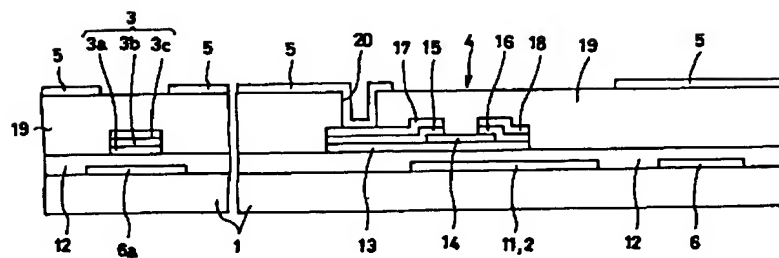
6 補助容量電極

6a 延出部

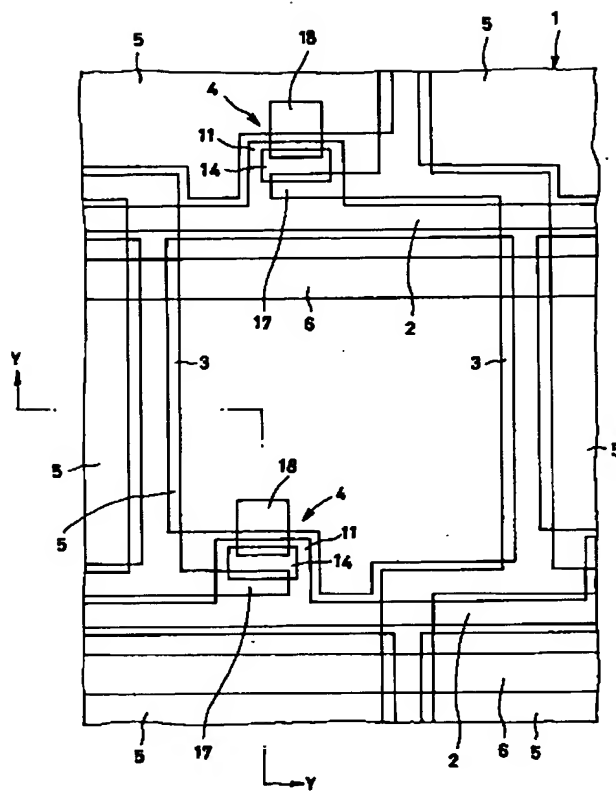
【図1】



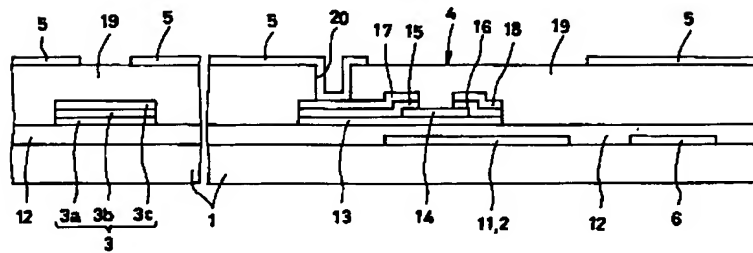
【図2】



【図 3】



【図 4】



フロントページの続き

Fターム(参考) 2H092 JA26 JA29 JA38 JA42 JA44
JB13 JB23 JB32 JB33 JB38
JB51 JB58 JB63 JB69 KA05
KA07 KB25 MA05 MA08 MA14
MA15 MA16 MA18 MA19 MA20
MA27 MA35 MA37 MA41 NA07
5C094 AA10 BA03 BA43 CA19 EA04
EA07 ED15
5F110 AA02 BB01 CC07 DD02 EE37
FF03 GG02 GG15 GG35 HK04
HK09 HK16 HK21 HL07 HM19
NN02 NN12 NN24 NN27 NN72
NN73